

(11)特許出願公開番号

(43)公開日 平成7年(1995)10月20日

技術表示箇所

z

410

審査請求 未請求 請求項の数2 FD (全 8 頁) 最終頁に続く

東京都品川区北品川6丁目7番35号

東京都品川区北品川6丁目7番35号 ソニ
株式会社内

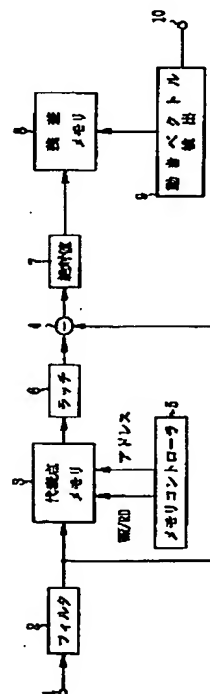
東京都品川区北品川6丁目7番35号 ソニ
株式会社内

東京都品川区北品川6丁目7番35号 ソニ
一株式会社内

(74)代理人 弁理士 杉浦 正知

最終頁に続く

【構成】 代表点メモリ3の容量を、 $(M+1) \times N$ とする。代表点メモリ3の読み出しアドレスの1つ前のロウアドレスに、次回の代表点の画素データを書き込んでいくように、代表点メモリ3を制御する。代表点メモリから読み出された代表点をラッチ回路6にラッチし、ラッチされた代表点の画素データと、サーチ範囲の画素データとを比較して残差を求めていく。



【特許請求の範囲】

【請求項1】複数の代表点の画素データを貯える代表点メモリと、

上記代表点メモリの読み出しアドレスの1つ前のロウアドレスに次の代表点の画素データを書き込んでいくように上記代表点メモリを制御するメモリ制御手段と、
上記代表点メモリから読み出され上記ラッチ回路にラッチされた代表点の画素データと、サーチ範囲の画素データとを比較して残差を求める手段と、

上記残差を貯える残差メモリと、

上記残差メモリに貯えられた残差から動きベクトルを検出する手段とを備えるようにした動きベクトル検出装置。

【請求項2】 上記代表点メモリの容量は、代表点の数をM行、N列としたとき、 $(M+1) \times N$ である請求項1記載の動きベクトル検出装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、画像の予測符号化やビデオカメラの動き補正に用いて好適な動きベクトル検出装置に関する。

【0002】

【従来の技術】画像の予測符号化処理を効率的に行う場合や、画像処理によるビデオカメラの手振れ補正を行う場合に、動きベクトルが検出される。このような動きベクトルの検出方法として、代表点マッチング法が知られている。代表点マッチング法は、前フィールドに代表点を設定し、現フィールドのサーチ範囲の画素データと前フィールドの代表点の画素データとを比較し、サーチ範囲の画素データのうち代表点の画素データに最も近い画素データから、動きベクトルを求めるものである。

【0003】つまり、図8は、代表点マッチング法による動きベクトルの検出方法を示すものである。図8において、101は前フィールドを示し、102は現フィールドを示す。なお、この例では、図9に示すように、4つの検出領域103A、103B、103C、103Dが設定される。前フィールド101には代表点D、D、D、…が設定され、現フィールド102には、各代表点D、D、D、…の近傍に、サーチ範囲S、S、S、…が設定される。現フィールドの各サーチ範囲S、S、S、…にある画素データと、前フィールドの代表点の画素データとが比較される。各サーチ範囲S、S、S、…での画素データの中で、代表点に最も近いものが検出され、これに基づいて、動きベクトルが求められる。

【0004】このような代表点マッチングにより動きベクトルを検出する動きベクトル検出装置は、図10に示すように、動き検出に不要な周波数成分を除去するためのフィルタ回路111と、代表点の画素データを貯える代表点メモリ112と、前フィールドの代表点と現フィールドのサーチ範囲の画素データとを比較して残差を求

める差分演算回路113と、求められた残差を貯える残差メモリ114と、残差に基づいて動きベクトルを検出する動きベクトル検出回路115とから構成される。

【0005】代表点メモリ112には、前フィールドの代表点のデータを読み出す間に、現フィールドの代表点データが貯えられる。そのため、代表点メモリ112は、前フィールドの代表点のデータの読み出しと、現フィールドの代表点のデータの書き込みとを同時にこなすようにする必要がある。

10 【0006】そこで、従来のこのような動きベクトル検出装置では、図11に示すように、代表点メモリ112を、2つのメモリから構成するようにしている。図11において、121A及び121Bはメモリである。メモリ121A及び121Bは、メモリコントローラ125により、一方が書き込み状態のときに他方が読み出し状態となるように制御される。入力端子126からのビデオ信号は、スイッチ回路123に供給される。スイッチ回路123の端子123Aの出力がメモリ121Aに供給され、端子123Bの出力がメモリ121Bに供給される。メモリ121Aの出力がスイッチ回路124の端子124Aに供給される。メモリ121Bの出力がスイッチ回路124の端子124Bに供給される。スイッチ回路124の出力が出力端子127から出力される。

【0007】例えば、メモリ121Aに前フィールドの代表点のデータが貯えられているとする。この時、スイッチ回路123は端子123B側に設定され、スイッチ回路124は端子124A側に設定され、メモリ121Aが読み出し状態に設定され、メモリ121Bが書き込み状態に設定される。このため、メモリ121Aから前フィールドの代表点のデータが読み出されると共に、メモリ121Bに現フィールドの代表点のデータが書き込まれる。次のフィールドでは、スイッチ回路123は端子123A側に設定され、スイッチ回路124は端子124B側に設定され、メモリ121Bが読み出し状態に設定され、メモリ121Aが書き込み状態に設定され、同様の動作が繰り返される。

【0008】

【発明が解決しようとする課題】上述のよう、従来の代表点マッチング法による動きベクトル検出装置では、代表点メモリ112を、2つのメモリ121A及び121Bで構成する必要がある。このため、メモリ容量が増加し、回路規模が大きくなるという問題がある。

【0009】したがって、この発明の目的は、代表点メモリの容量を削減でき、回路規模の縮小が図れる動きベクトル検出装置を提供することにある。

【0010】

【課題を解決するための手段】この発明は、代表点の数をM行、N列としたとき、 $(M+1) \times N$ の容量を有し、複数の代表点の画素データを貯える代表点メモリと、代表点メモリの読み出しアドレスの1つ前のロウア

ドレスに次回の代表点の画素データを書き込んでいくように代表点メモリを制御するメモリ制御手段と、代表点メモリから読み出されラッチ回路にラッチされた代表点の画素データと、サーチ範囲の画素データとを比較して残差を求める手段と、残差を貯える残差メモリと、残差メモリに貯えられた残差から動きベクトルを検出する手段とを備えるようにした動きベクトル検出装置である。

【0011】この発明では、代表点メモリの容量は、代表点の数をM行、N列としたとき、 $((M+1) \times N)$ とされている。

【0012】

【作用】代表点の画素データを読み出している間に、読み出しアドレスの1つ前のロウアドレスとなるところに、次回の代表点の画素データを書き込むように、代表点メモリを制御しているので、2つのメモリを用いずに、前フィールドの代表点のデータの読み出しと、現フィールドの代表点のデータの書き込みとが行なえる。このため、従来に比べてメモリ容量が削減され、回路規模の縮小が図れる。

【0013】

【実施例】以下、この発明の一実施例について図面を参照して説明する。図1は、この発明の一実施例を示すものである。図1において、1はデジタルビデオ信号の入力端子である。入力端子1からのデジタルビデオ信号は、フィルタ回路2に供給される。フィルタ回路2は、動き検出に不要な周波数成分を除去するものである。

【0014】フィルタ回路2の出力が代表点メモリ3に供給されると共に、減算回路4に供給される。代表点メモリ3は、前フィールドの代表点の画素データを貯えるものである。検出領域における代表点の数がM行、N列の場合、代表点メモリ3には、 $((M+1) \times N)$ 分の容量が用意されている。この代表点メモリ3は、メモリコントローラ5により制御される。

【0015】代表点メモリ3には、次回の動きベクトル検出のために代表点の画素データが書き込まれると共に、前フィールドの代表点の画素データが読み出される。この代表点メモリ3は、図2～図4に示すように、代表点の画素データを読み出している間に、読み出しアドレスの1つ前のロウアドレスとなるところに、次回の代表点の画素データを書き込むように制御される。

【0016】つまり、例えば、図5Aに示すように、1つの検出領域には、 (6×8) のサーチ範囲S1、S2、S3、…、S48が設定されたとする。そして、各サーチ範囲S1、S2、S3、…、S48には、図5Bに示すように、 (5×7) 画素があるとする。各サーチ範囲S1、S2、…、S9、S10、…の中心にある画素データ $h_1(3, 4)_n$ 、 $h_2(3, 4)_n$ 、…、 $h_9(3, 4)_n$ 、 $h_{10}(3, 4)_n$ 、…が代表点とされる。なお、図5Bでは、サーチ範囲S9が示されており

サーチ範囲S9では、 $h_9(3, 4)_n$ が代表点である。

【0017】検出領域における代表点の数が (6×8) の場合、図2～図4に示すように、代表点メモリ3には、ロウアドレスがR(-1)～R6までの $(6+1=7)$ つ分用意され、カラムアドレスがC1～C8までの8つ分用意される。先ず、図2に示すように、アドレス $(R1, C1)$ 、 $(R1, C2)$ 、…、 $(R2, C1)$ 、 $(R2, C2)$ 、…、 $(R3, C1)$ 、 $(R3, C2)$ 、…の順に、代表点の画素データ $h_1(3, 4)_n$ 、 $h_2(3, 4)_n$ 、…、 $h_9(3, 4)_n$ 、 $h_{10}(3, 4)_n$ 、…、 $h_{17}(3, 4)_n$ 、 $h_{18}(3, 4)_n$ 、…が書き込まれる。

【0018】次のフィールドでは、図3に示すように、アドレス $(R1, C1)$ 、 $(R1, C2)$ 、…に貯えられていた代表点のデータ $h_1(3, 4)_n$ 、 $h_2(3, 4)_n$ 、…が順に読み出される。この時、1つ前のロウアドレス $(R(-1), C1)$ 、 $(R(-1), C2)$ 、…には、次のフィールドでの代表点のデータ $h_1(3, 4)_{n+1}$ 、 $h_2(3, 4)_{n+1}$ 、…が書き込まれていく。それから、図4に示すように、アドレス $(R2, C1)$ 、 $(R2, C2)$ 、…に貯えられていた代表点のデータ $h_9(3, 4)_n$ 、 $h_{10}(3, 4)_n$ 、…が順に読み出され、この時、1つ前のロウアドレス $(R1, C1)$ 、 $(R1, C2)$ 、…には、次のフィールドでの代表点のデータ $h_9(3, 4)_{n+1}$ 、 $h_{10}(3, 4)_{n+1}$ 、…が書き込まれていく。このような制御を行うことで、前フィールドの代表点のデータの読み出しと、現フィールドの代表点のデータの書き込みとが行なえる。

【0019】図1において、代表点メモリ3から読み出された代表点の画素データは、ラッチ回路6に供給される。ラッチ回路6の出力が減算回路4に供給される。減算回路4では、前フィールドの代表点の画素データと、現フィールドのサーチ範囲の画素データとが減算される。この減算回路4の出力が絶対値回路7に供給される。絶対値回路7からは、前フィールドの代表点の画素データと、現フィールドのサーチ範囲の画素データとの差分の絶対値が出力される。絶対値回路7の出力が残差メモリ8に供給される。各サーチ範囲における代表点の画素データとサーチ範囲の画素データとの差分の絶対値のうち、対応する位置になるものどうしが振り分けられ、これらが累積されて残差が求められ、これが残差メモリ8に貯えられる。

【0020】つまり、図6に示すサーチ範囲S1においては、前フィールドの代表点の画素データ $h_1(3, 4)_n$ と、現フィールドのサーチ範囲S1の画素データ $h_1(1, 1)_{n+1}$ 、 $h_1(1, 2)_{n+1}$ 、…、 $h_1(2, 1)_{n+1}$ 、 $h_1(2, 2)_{n+1}$ 、…、 $h_1(3, 1)_{n+1}$ 、 $h_1(3, 2)_{n+1}$ 、…との差分の

絶対値が求められる。

$$\begin{aligned} & |h_1(1, 1)_{n+1} - h_1(3, 4)_n| \\ & |h_1(1, 2)_{n+1} - h_1(3, 4)_n| \\ & \dots \end{aligned}$$

$$\begin{aligned} & |h_1(2, 1)_{n+1} - h_1(3, 4)_n| \\ & |h_1(2, 2)_{n+1} - h_1(3, 4)_n| \\ & \dots \end{aligned}$$

$$\begin{aligned} & |h_1(3, 1)_{n+1} - h_1(3, 4)_n| \\ & |h_1(3, 2)_{n+1} - h_1(3, 4)_n| \\ & \dots \end{aligned}$$

【0021】サーチ範囲S2においては、前フィールドの代表点の画素データ $h_2(3, 4)_n$ と、現フィールドのサーチ範囲S2の画素データ $h_2(1, 1)_{n+1}$ 、 $h_2(1, 2)_{n+1}$ 、…、 $h_2(2, 1)_{n+1}$ 、 $h_2(2, 2)_{n+1}$ 、…、 $h_2(3, 1)_{n+1}$ 、 $h_2(3, 2)_{n+1}$ 、…の差分の絶対値が求められる。

$$\delta(1, 1) = \sum_{j=1 \text{ to } 48} |h_j(1, 1)_{n+1} - h_j(3, 4)_n|$$

$$\delta(1, 2) = \sum_{j=1 \text{ to } 48} |h_j(1, 2)_{n+1} - h_j(3, 4)_n|$$

...

$$\delta(2, 1) = \sum_{j=1 \text{ to } 48} |h_j(2, 1)_{n+1} - h_j(3, 4)_n|$$

$$\delta(2, 2) = \sum_{j=1 \text{ to } 48} |h_j(2, 2)_{n+1} - h_j(3, 4)_n|$$

...

$$\delta(3, 1) = \sum_{j=1 \text{ to } 48} |h_j(3, 1)_{n+1} - h_j(3, 4)_n|$$

$$\delta(3, 2) = \sum_{j=1 \text{ to } 48} |h_j(3, 2)_{n+1} - h_j(3, 4)_n|$$

...

【0024】図1において、このようにして求められた残差 $\delta(1, 1)$ 、 $\delta(1, 2)$ 、…、 $\delta(2, 1)$ 、 $\delta(2, 2)$ 、…、 $\delta(3, 1)$ 、 $\delta(3, 2)$ 、…は、残差メモリ8に貯えられる。そして、動きベクトル検出回路9で、これらの残差の中で最小のものが検出され、これにより、動きベクトルが求められる。求められた動きベクトルが出力端子10から出力される。

【0025】図7は、この発明の一実施例のタイミングチャートを示すものである。このタイミングチャートは、サーチ範囲S9での動作を示している。

【0026】図7Aに示すように、時点 t_1 で、メモリコントローラ5からアドレス(R2, C1)が発生される。アドレス(R2, C1)には、図4で示したように、サーチ範囲S9の代表点データ $h_9(3, 4)_n$ が貯えられる。アドレス(R2, C1)を与えることで、図7Bに示すように、代表点メモリ3から代表点データ $h_9(3, 4)_n$ が読み出される。そして、図7Cに示すように、ラッチ回路6に対するラッチパルスが発生され、図7Dに示すように、代表点メモリ3から読み出された代表点データ $h_9(3, 4)_n$ がラッチ回路6にラッチされる。

【0027】時点 t_2 から、図7Eに示すように、現フィールドのサーチ範囲S9の画素データ $h_9(1, 1)_{n+1}$ 、 $h_9(1, 2)_{n+1}$ 、…が入力される。減算回路4からは、図7Gに示すように、入力画素データ(図7E)と代表点データ(図7D)との差分($h_9(1, 1)_{n+1} - h_9(3, 4)_n$)、…が出力されていく。

*2 (3, 2) $_{n+1}$ 、…との差分の絶対値が求められる。

$$\begin{aligned} & |h_2(1, 1)_{n+1} - h_2(3, 4)_n| \\ & |h_2(1, 2)_{n+1} - h_2(3, 4)_n| \\ & \dots \end{aligned}$$

$$\begin{aligned} & |h_2(2, 1)_{n+1} - h_2(3, 4)_n| \\ & |h_2(2, 2)_{n+1} - h_2(3, 4)_n| \\ & \dots \end{aligned}$$

$$\begin{aligned} & |h_2(3, 1)_{n+1} - h_2(3, 4)_n| \\ & |h_2(3, 2)_{n+1} - h_2(3, 4)_n| \dots \end{aligned}$$

10 【0022】以下、同様にして、図5に示すサーチ範囲S3、S4、…において、前フィールドの代表点の画素データと、現フィールドのサーチ範囲の画素データとの差分の絶対値が求められる。

【0023】S1～S48までの48のサーチ範囲がある場合には、以下のようにして残差が求められる。

*1 $_{n+1} - h_9(3, 4)_n$)、($h_9(1, 2)_{n+1} - h_9(3, 4)_n$)、…が出力されていく。

【0028】時点 t_3 で、メモリコントローラ5からアドレス(R2, C1)が発生され、図7Bに示すように、代表点メモリ3から代表点データ $h_9(3, 4)_n$ が読み出される。そして、図7Cに示すように、ラッチ回路6に対するラッチパルスが発生され、図7Dに示すように、代表点メモリ3から読み出された代表点データ $h_9(3, 4)_n$ がラッチ回路6にラッチされる。

【0029】時点 t_4 から、図7Eに示すように、現フィールドのサーチ範囲S9の画素データ $h_9(2, 1)_{n+1}$ 、 $h_9(2, 2)_{n+1}$ 、…が入力される。減算回路4からは、図7Gに示すように、入力画素データと代表点データとの差分($h_9(2, 1)_{n+1} - h_9(3, 4)_n$)、($h_9(2, 2)_{n+1} - h_9(3, 4)_n$)、…が出力されていく。

【0030】時点 t_5 で、メモリコントローラ5からアドレス(R2, C1)が発生され、図7Bに示すように、代表点メモリ3から代表点データ $h_9(3, 4)_n$ が読み出される。そして、図7Cに示すように、ラッチ回路6に対するラッチパルスが発生され、図7Dに示すように、代表点メモリ3から読み出された代表点データ $h_9(3, 4)_n$ がラッチ回路6にラッチされる。

【0031】時点 t_6 から、図7Eに示すように、現フィールドのサーチ範囲S9の画素データ $h_9(3, 1)_{n+1}$ 、 $h_9(3, 2)_{n+1}$ 、…が入力される。減算回路

4からは、図7Gに示すように、入力画素データと代表点データとの差分 ($h_9(3, 1)_{n+1} - h_9(3, 4)_n$)、($h_9(3, 2)_{n+1} - h_9(3, 4)_n$)、…が出力されていく。

【0032】そして、次の代表点となる画素データ $h_9(3, 4)_{n+1}$ が入力される時点 t_7 で、図7Aに示すように、ロウアドレスが1つ前のアドレス ($R1, C1$) が発生されると共に、図7Fに示すように、ライトイネーブルパルスが「L」レベルとされ、代表点メモリ3が書き込み可能状態に設定される。これにより、代表点メモリ3のアドレス ($R1, C1$) に、次のサーチ範囲S9での代表点画素データ $h_9(3, 4)_{n+1}$ が貯えられる。

【0033】

【発明の効果】この発明によれば、代表点の画素データを読み出している間に、読み出しアドレスの1つ前のロウアドレスとなるところに、次回の代表点の画素データを書き込むように、代表点メモリを制御しているので、2つのメモリを用いずに、前フィールドの代表点のデータの読み出しと、現フィールドの代表点のデータの書き込みとが行なえる。このため、従来に比べてメモリ容量が約1/2に削減され、回路規模の縮小が図れる。

【図面の簡単な説明】

【図1】この発明の一実施例のブロック図である。

【図2】この発明の一実施例の説明に用いる略線図であ

る。

【図3】この発明の一実施例の説明に用いる略線図である。

【図4】この発明の一実施例の説明に用いる略線図である。

【図5】この発明の一実施例の説明に用いる略線図である。

【図6】この発明の一実施例の説明に用いる略線図である。

10 【図7】この発明の一実施例の説明に用いるタイミングチャートである。

【図8】代表点マッチングによる動きベクトル検出方法の説明に用いる略線図である。

【図9】代表点マッチングによる動きベクトル検出方法の説明に用いる略線図である。

【図10】従来の動きベクトル検出装置の一例のブロック図である。

【図11】従来の動きベクトル検出装置における代表点メモリの説明に用いるブロック図である。

20 【符号の説明】

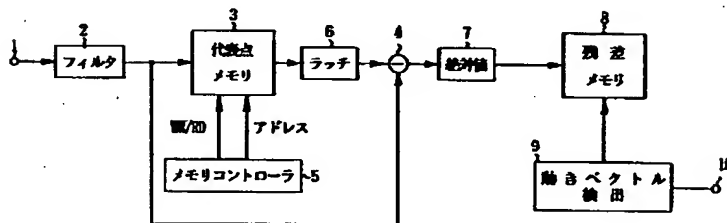
3 代表点メモリ

4 減算回路

5 メモリコントローラ

6 ラッチ回路

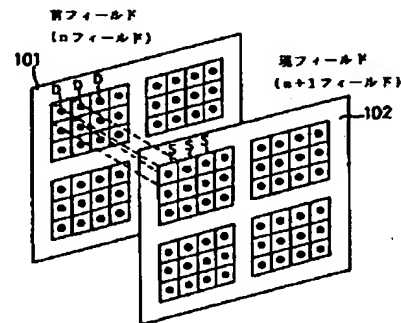
【図1】



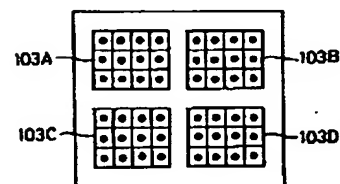
【図2】

	C1	C2	C3	C4	C5	C6	C7	C8
R(D)								
R1	WR $h_1(3, 0)_n$	WR $h_2(3, 0)_n$						読み出し →
R2	WR $h_2(3, 0)_n$	WR $h_3(3, 0)_n$						→
R3	WR $h_3(3, 0)_n$	WR $h_4(3, 0)_n$						→
R4								→
R5								→
R6								→

【図8】



【図9】



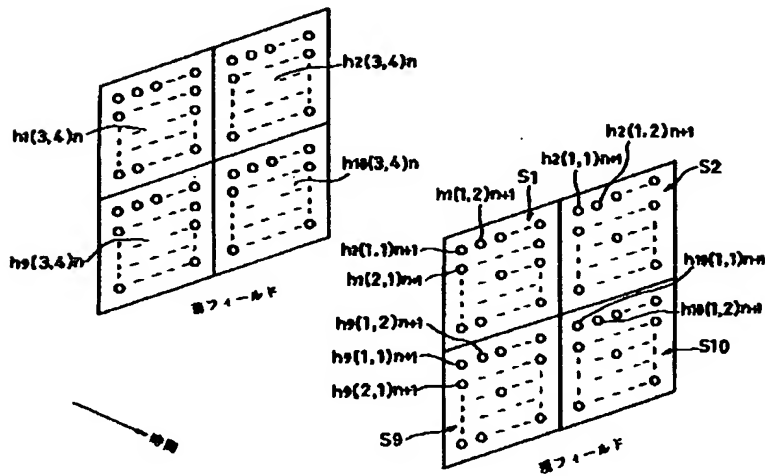
【図3】

	C1	C2	C3	C4	C5	C6	C7	C8
R(-1)	WR $h_1(3,0_{n+1})$	WR $h_2(3,0_{n+1})$					読み込み	→
R1	RD $h_1(3,0_n)$	RD $h_2(3,0_n)$					読み出し	→
R2								
R3								
R4								
R5								
R6								

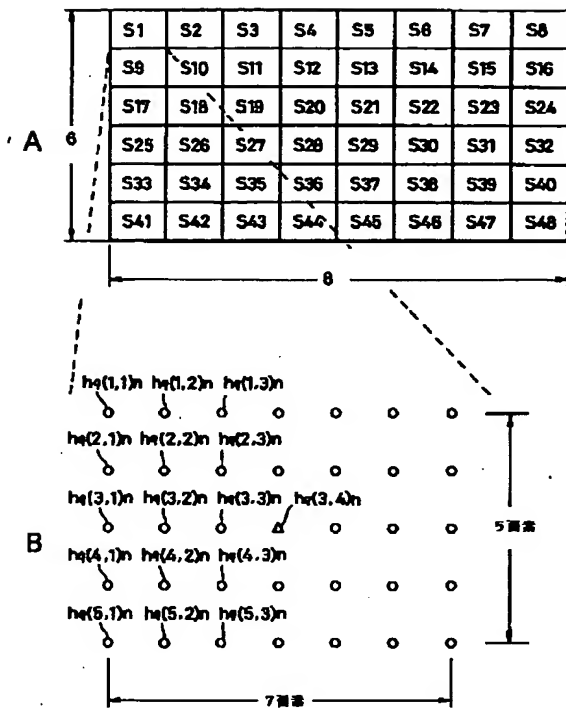
【図4】

	C1	C2	C3	C4	C5	C6	C7	C8
R(-1)								
R1	WR $h_1(3,0_{n+1})$	WR $h_2(3,0_{n+1})$					読み込み	→
R2	RD $h_1(3,0_n)$	RD $h_2(3,0_n)$					読み出し	→
R3								
R4								
R5								
R6								

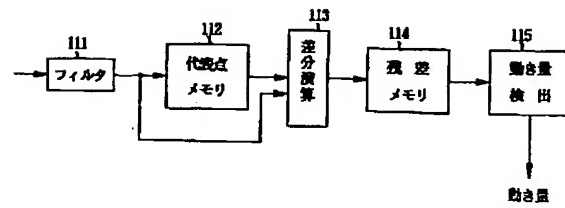
【図6】



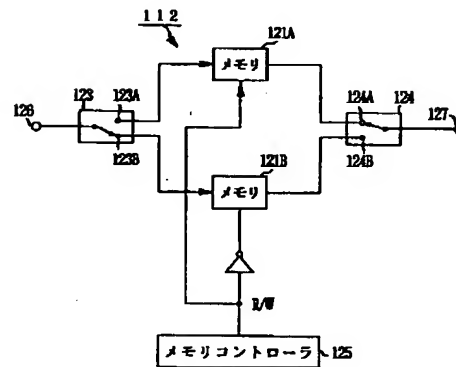
【図5】



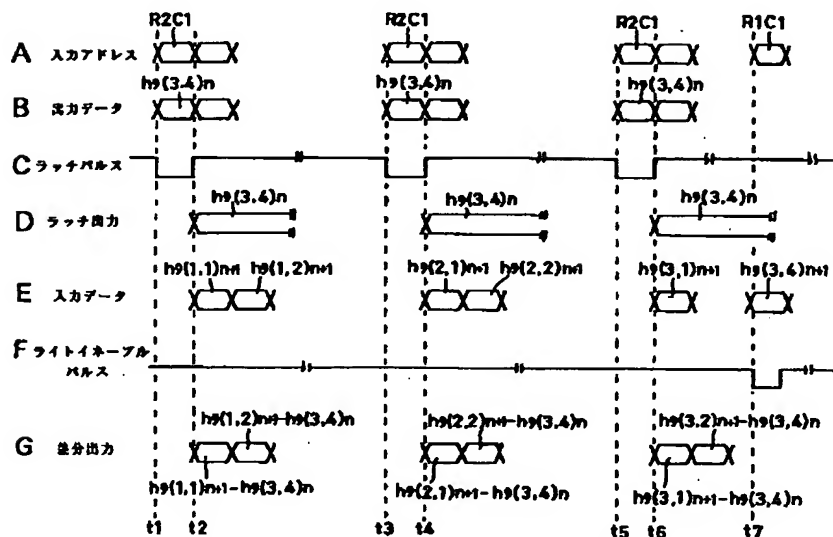
【図10】



【図11】



【図7】



フロントページの続き

(51)Int. Cl.⁶

H 04 N 5/937

11/04

識別記号

庁内整理番号

F I

技術表示箇所

Z 9185-5C

(8)

特開平7-274178

H04N 5/93

C

(72)発明者 富高 忠房
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内